<u>三極真空管特性ハイブリッドアンプ</u>

● はじめに

- 三極真空管特性ハイブリッドアンプの試作
- 初段アンプ回路の安定化
- 出力段の安定化
- ダンピングファクター切替回路
- 試作機の特性データー
- 参考資料



町田市 塩沢 潤一 お問合せ先:shiozawa@da2.so-net.ne.jp

真空管 OTL アンプの課題の一つに、消費電力の多さがある。

地球温暖化の問題に対応するためにも、アンプの消費電力を下げる必要性がある。 三極真空管を使用した OTL アンプの消費電力を下げる一つの方法として、トランジスタまたは FET を 出力デバイスに使用したハイブリッド構成のアンプを検討した。







トランジスタや MOS FET の出力特性は、以下の 図のように真空管の五極管の特性に良く似たいわ ゆる飽和特性を示す特性である。

真空管アンプの音は使用する真空管の特性に 左右されるのは言うまでもない。

三極真空管の出力特性に含まれる高調波歪 成分が2次歪を主成分とした歪で、聞く人の耳に 倍音として心地よく感じられるからといわれている。 トランジスタを使って三極真空管と同じような出 力特性が出せないか検討してみた。

半導体でも、特殊な V-FET 構造の静電界制御 型の FET は、上図の三極真空管特性と同じよう な出力特性を示すが、現在はごく一部でしたか製 造されておらず入手困難な状況である。 三極真空管とトランジスタを(図-3)のように組み 合わせて、出力特性をシミュレーションすると、等 価的に小電力の真空管で、大きな出力電流が流 せるようになる。





(図-4)は、12BH7A 単体の Vp/lp 特性のシミュ レーション結果である。

(図-5)は(図-3)の回路のシミュレーション結 果である。

三極真空管特性ハイブリッドアンプの試作

シミュレーションベースで可能性を検討した結果を確認するために三極真空管とトランジスタを用いた ハイブリッドアンプを試作してみた。



基本的な構成は、出力段は 12BH7A の SEPP 出力を、2SC5359 と 2SA1987 のコンプリメンタリーエミッターフォロアで受ける構成にした。

この出力段の構成により、電圧増幅は三極真空管の 12BH7A で行い、トランジスタはエミッタフォロアとして動作し、電流増幅機能(電圧増幅度は約1)を分担して低インピーダンスのスピーカーを駆動する。 ドライブ回路は、12AU7の半分のユニットを使用した P-K 分割の出力段直結の位相反転回路である。 入力増幅部は、12AX7A の交流差動入力と 12AU7 の半分のユニットを使用して必要な利得を得ている。

(図-6)の回路は、アンプ部全体の回路で真空管やトランジスタのデバイスパラメーターのばらつきの影響を吸収する回路及びダンピングファクター切替回路も含んだ回路図である。

全体回路図では、回路機能が分かりづらいので、増幅回路機能の等価回路を抜き出して、以下に示す。 (図-7)アンプ部基本回路



(図-7)のアンプ部の基本回路は、真空管 DC バイアスの補正や出力トランジスタの h_{FE}のバラツキによる中点電位の変動を防止する回路などを削除した、音声信号増幅の基本回路である。

初段アンプ回路の安定化

真空管の特性変動が回路特性への影響を受けないように回路構成を工夫する必要がある。 このアンプでは、初段増幅段の DC バイアスについて、真空管の代表的なデバイスパラメーターとして gm が変動しても、初段の差動増幅部の DC バランスの平衡度への影響を抑えるような回路構成を採用し

ている。 (図-8a)回路 01

<u>(図-8b)回路 02</u>



(図-8a)(図-8b)は初段増幅部の直流等価回路 を示している。

(図-8a)は直流的には自己バイス回路である。 (図-8b)は直流的には差動増幅回路である。 真空管のgmのバラツキによる初段の真空管の プレート電圧のバランスを評価した。

(表-1)gm 変動評価組合せ表(L4 直交表)

No	1	2	3
1	GH	GH	
2	GH	GL	
3	GL	GH	
4	GL	GL	

GH:定格 gm の 130% GL:定格 gm の 80%

(表-2)gm の変動のシミュレーション結果

		回路_01				回路_02		
		V1-V2	V1	V2		V1-V2	V1	V2
	実験_1	0.000	70.9177	70.9179	実験_	0.000	70.9178	70.9178
	実験_2	-0.089	70.9177	71.0069	実験_	2 -11.575	65.1731	76.7476
	実験_3	0.094	71.0067	70.9127	実験_	3 11.574	76.7476	65.1732
	実験_4	0.000	71.0067	71.0069	実験_	4 0.000	71.0068	71.0068
ľ								
		0.075				9.450		

初段の 12AX7A の gm を定格値の 80%、130%変動させて、 12AX7A のプレート電圧(V1、V2)の差の電圧を特性値とし て評価してみた。

評価をする際の gm 値の組合せは、(表-1)のように組み 合わせて、4 種類の条件でシミュレーションを行った。

> (表-2)のシミュレーション結果から、 gmの変動に対して、回路01と回路02 を比較するとプレート電圧の差の電圧 の変動は、標準偏差で9.45 0.075 に なることがわかる。

<u>出力段の安定化</u>

出力段は2SC5359/2SA1987 によるコンプリメンタリーエミッタフォロアで構成されているが、スピーカーに直流電圧が印加されないように電源は非接地である。

出力段のトランジスタの電力消費量を均等にし且つ最大出力時のクリップをプラス側とマイナス側で対称にするためにプラス側電源電圧とマイナス側電源電圧を等しくする必要がある。

(図-6)の MOS FET J181 による差動増幅回路を用いて、出力トランジスタの電源電圧が常にプラス側 とマイナス側で等しくなるように制御している。

(図-9a)に、バランスの補正をしない場合の直流等価回路を示す。

(図-9b)に、上下のユニットにかかる電圧のバランスを自動補正する直流等価回路を示す。



この等価回路を用いて、バランスの自動補正効果についてシミュレーションを行い評価した。 真空管 12AU7、12BH7A の gm を定格値の 80%、100%、130%と 2SC5359 と 2SA1987 の h_{FE}を定格値の 80%、100%、120%の各々3 水準を L18 直交表に割り付けて (+Vcc) (-Vcc)のバランスを評価した。 割付表を(表-3)に、バランスの評価結果を(表-4)に示す。

<u>(表-3)L18 直交表への割付</u>

割付表				12AU7 gm	12BH7A_1 gm	12BH7A_2 gm	2SC5359 hfe	2SA1987 hfe
No	1	2	3	4	5	6	7	8
1				GL	GL	GL	80	80
2				G	G	G	100	100
3				GH	GH	GH	120	120
4				GL	G	G	120	120
5				G	GH	GH	80	80
6				GH	GL	GL	100	100
7				G	GL	GH	100	120
8				GH	G	GL	120	80
9				GL	GH	G	80	100
10				GH	GH	G	100	80
11				GL	GL	GH	120	100
12				G	G	GL	80	120
13				G	GH	GL	120	100
14				GH	GL	G	80	120
15				GL	G	GH	100	80
16				GH	G	GH	80	100
17				GL	GH	GL	100	120
18				G	GL	G	120	80

gm の水準値 GL∶gm 定格値の 80% G∶gm 定格値の 100% GH∶gm 定格値の 130%

(表-4)gmとhfeの変動のシミュレーション結果

|--|

バランス補正あり

	V1+V2	V1	V2		V1+V2	V1	V2
実験_1	-54.034	0.483	-54.517	実験_1	-0.054	27.473	-27.527
実験_2	0.006	27.503	-27.497	実験_2	-0.056	27.472	-27.528
実験_3	53.496	54.248	-0.752	実験_3	-0.058	27.471	-27.529
実験_4	-53.964	0.518	-54.482	実験_4	-0.054	27.473	-27.527
実験_5	0.034	27.517	-27.483	実験_5	-0.056	27.472	-27.528
実験_6	53.814	54.407	-0.593	実験_6	-0.058	27.471	-27.529
実験_7	54.076	54.538	-0.462	実験_7	-0.058	27.471	-27.529
実験_8	-54.053	0.471	-54.523	実験_8	-0.066	27.467	-27.533
実験_9	54.086	54.543	-0.457	実験_9	-0.048	27.475	-27.523
実験_10	-53.916	0.542	-54.458	実験_10	-0.064	27.468	-27.532
実験_11	-54.208	0.396	-54.604	実験_11	-0.054	27.473	-27.527
実験_12	54.154	54.577	-0.423	実験_12	-0.048	27.476	-27.524
実験_13	-53.910	0.545	-54.455	実験_13	-0.060	27.470	-27.530
実験_14	54.176	54.588	-0.412	実験_14	-0.050	27.475	-27.525
実験_15	-54.214	0.393	-54.607	実験_15	-0.056	27.472	-27.528
実験_16	54.048	54.524	-0.476	実験_16	-0.052	27.474	-27.526
実験_17	53.984	54.492	-0.508		-0.050	27.475	-27.525
実験_18	-54.220	0.390	-54.610	実験_18	-0.060	27.470	-27.530
					• • •		
	52.409				0.005		

上記の結果から、真空管の gm とトランジスタの hfe のばらつきに対してバランス補正をすることにより 標準偏差で相対的に比較すると約 10,000 倍の改善になる。

ダンピングファクター切替回路

アンプの出力インピーダンスによってスピーカーから出る音が変化する。

スピーカーのボイスコイルに発生する逆起電力やスピーカーボックスの音響負荷特性や設置条件に よってスピーカーのアンプから見た負荷特性が変わる。

アンプの出力インピーダンスよって、スピーカーの負荷特性の変化が音への影響の度合いが異なる。 今回検討したアンプでは、アンプの出力インピーダンス(ダンピングファクター、DF)を切替える回路を設 け、ダンピングファクターを約15と約2.5に切り替えられるようにした。



ダンピングファクター切替スイッチのLポジショ ンでは、スピーカーに 3.53 の抵抗が直列に接 続され、DF 2.3 になる。

スピーカーに直列に 3.53 の抵抗が入ることで 約 2.8db の増幅利得が減少する。

増幅利得の減少を補うために、負帰還量を約 2.3db 減らしている。

切替スイッチの日ポジションでは、スピーカー に 0.53 (アンプの内部抵抗)が直列に接続され、 DF 15 になる。

試作機の特性データー



歪率特性:



周波数特性:





©Copyright 2011 Shiozawa Junichi All rights reserved.

7



残留ノイズ:

	LCH	0.13 mV	
Music Power :	RCH	0.1 mV	
	L出力	20 Vp	25.1 W
	R出力	20 Vp	25.1 W

ダンピングファクター:

L CH		1W			10W		
	周波数	Vo	V _R	DF	Vo	V _R	DF
	10Hz	3.3	2.8	5.6	10.4	8.9	5.9
	100Hz	3.04	2.8	11.7	9.6	8.9	12.7
	1KHz	3.02	2.8	12.7	9.6	8.9	12.7
	10KHz	3.02	2.8	12.7	9.6	8.9	12.7
	100KHz	3.02	2.8	12.7	9.6	8.9	12.7
R CH		1W			10W		
R CH	周波数	1W Vo	V _R	DF	10W V _O	V _R	DF
R CH	周波数 10Hz	1W V _O 3.1	V _R 2.8	DF 9.3	10W V _O 9.8	V _R 8.9	DF 9.9
R CH	周波数 10Hz 10Hz	1W V ₀ 3.1 2.97	V _R 2.8 2.8	DF 9.3 16.5	10W V _O 9.8 9.4	V _R 8.9 8.9	DF 9.9 17.8
R CH	周波数 10Hz 100Hz 1KHz	1W V ₀ 3.1 2.97 2.97	V _R 2.8 2.8 2.8	DF 9.3 16.5 16.5	10W V ₀ 9.8 9.4 9.4	V _R 8.9 8.9 8.9	DF 9.9 17.8 17.8
R CH	周波数 10Hz 100Hz 1KHz 10KHz	1W V ₀ 3.1 2.97 2.97 2.98	V _R 2.8 2.8 2.8 2.8 2.8	DF 9.3 16.5 16.5 15.6	10W V ₀ 9.8 9.4 9.4 9.4	V _R 8.9 8.9 8.9 8.9	DF 9.9 17.8 17.8 17.8

波形写真(上段:入力波形、下段:出力波形、8 負荷)



10KHz,0.1uF





10KHz

10KHz,0.1uF+10



参考資料

<u>電源回路</u>



<u>タイマー及び保護回路</u>

