

1. ブリッジ回路とは・・・(図1)

○電子回路の基本的な回路で、様々な箇所に利用されています。

e x. 測温抵抗体回路
ウィーンブリッジ発振回路
ダイオードブリッジ整流回路
電力用インバータ、等々

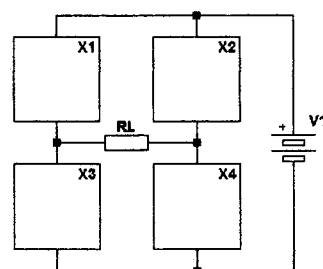


図 1

(1) ブリッジ回路を基にしたパワー回路各種 (A級)

○フルブリッジ回路

*図1のX1～X4のすべてに能動素子を置く。

○差動回路・・・(図2)

*図1のX1、X2を抵抗に置きかえた。

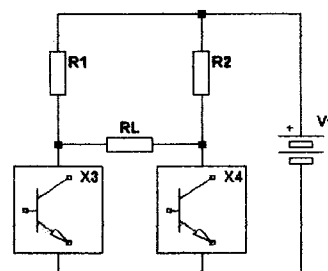


図 2

○プッシュプル回路・・・(図3)

*図1のX1、X2をインダクタンス、またはOPTに置きかえた。

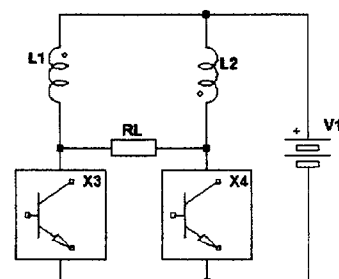


図 3

○SEPP回路 (Single-end Push-Pull)・・・(図4)

*図1のX2、X4を電源に置きかえた。

○CSPP回路 (Cross Shunt Push-Pull)・・・(図5)

*プッシュプル回路でCT無しのトランス (または直接負荷) が使えるよう、あるいはSEPP回路で単一極性の素子が使えるよう、上側の能動素子と電源を入れ替えた。

○Single回路・・・(図6)

*図1のX2、X4を省略、X1を負荷 (またはOPT) に置き換えた。

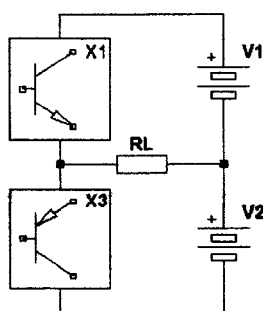


図 4

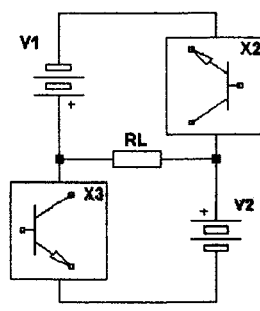


図 5

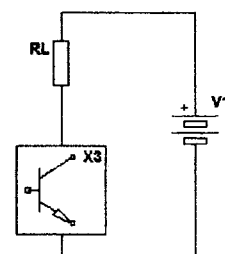


図 6

2. フルブリッジ回路アンプの回路構成

(1) 問題が出そうな構成

○低インピーダンスの電圧源同士を直接接続すると過大な電流が流れる危険性がある。・・(図7)

*SEPP回路では、通常、過大電流防止のため、エミッター抵抗とバイアス制御回路を入れる。・・(図8)

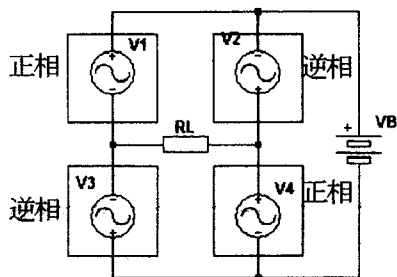


図 7

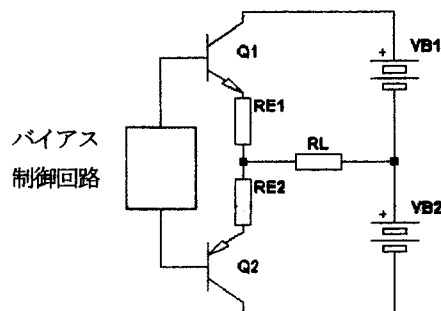


図 8

(2) 良さそうな構成

○電圧源 (低インピーダンス) と電流源 (高インピーダンス) が接続されているので、過電流の危険性は少ない。・・(図9)

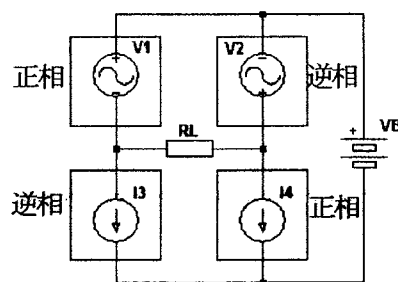


図 9

3. フルブリッジ回路アンプの特徴

(1) バランス入力・バランス出力のアンプになる。

○アンバランス入力回路定番のフィードバック方式(図10)が使えないので、バランス入力回路のフィードバック方式(図11)になるが、アンバランス入力にも対応するためには工夫が必要。

(2) NPN (N c h) の単一極性の素子だけでDCアンプを構成出来る。

(3) 回路規模がやや大きくなり、回路構成がやや複雑になるが、素子の非直線性を打ち消し合うので、率直な特性を出しやすい。

(4) 出力インピーダンスを低くするため、出力トランジスタのエミッタ (ソース) に抵抗を入れない。

(5) A級動作のDCアンプで、出力素子が多いので出力の割には消費電力が大きい。

(6) 定電流回路を入れることにより、電源電流の脈動が無くなる。

○アースフリー・電源フリーになり、回路動作が安定する。

(7) DC電源を簡素化出来る。

○電源を簡素化しても動作が安定するよう定電圧ダイオード・定電流ダイオードを使用しない。(フルブリッジ回路アンプの特徴ではない)

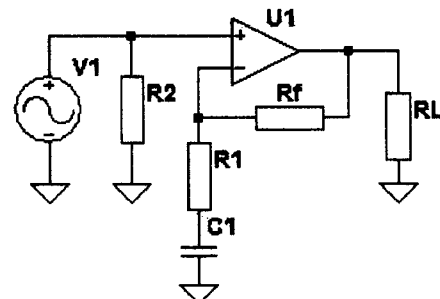


図 10

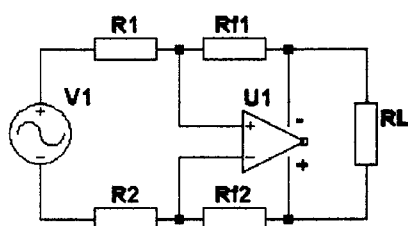
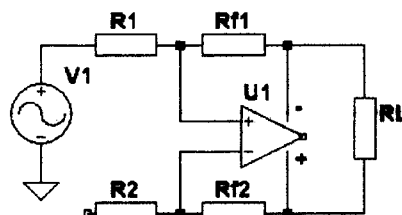


図 11



*アンバランス信号を正相側だけに入力し、逆相側を開放にすると、正常動作しない。

図 12

主なA級パワーアンプ回路方式の比較 (参考)

(B級は対象にしていない)

	フルブリッジ 図1	プッシュプル 図3	SEPP 図4	CSPP 図5
出力電源 種類・個数	+電源×1	+電源×1	+電源×1 -電源×1	フローティング電源 ×2
出力電源電流	脈動無し	脈動無し	脈動あり	脈動あり
出力素子数	4	2	N×1 P×1	2
出力素子の 最大印加電圧	電源電圧	電源電圧×2	電源電圧×2	電源電圧
出力素子の 最大電流	静止電流×2	静止電流×2	静止電流×2	静止電流×2
出力素子1素子 当たりの熱損失 (静止時)	静止時 消費電力÷4	静止時 消費電力÷2	静止時 消費電力÷2	静止時 消費電力÷2
出力端子	両方フローティング	両方フローティング (OPTを使えば2次側 の片方は接地)	片方は接地	両方フローティング
正弦波出力とし て取り出せる 最大電力	1素子の静止電流×2 ×電源電圧 の40%以下	1素子の静止電流 ×電源電圧×2 の50%以下	1素子の静止電流×2 ×電源電圧 の50%以下	1素子の静止電流×2 ×電源電圧 の50%以下